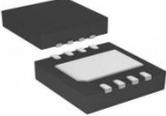


A11003C 高度集成 PWM 控制芯片

特点

- 内置软启动
- BOS 引脚功能复用，可实现过温保护或者传输同步整流信号功能
- RI 引脚可选抖频功能
- 轻载时模拟降频，接近空载时进入间歇模式
- 芯片最大工作频率可外部设置
- 内置斜坡补偿
- 每周期电流限制
- VDD 过压保护
- VDD 欠压锁定
- 开环和输出短路保护
- 输入欠压保护

封装

器件型号	封装	
A11003CMA	MSOP-8	
A11003CFA	DFN3X3-8L	

丝印详情见订购信息

应用范围

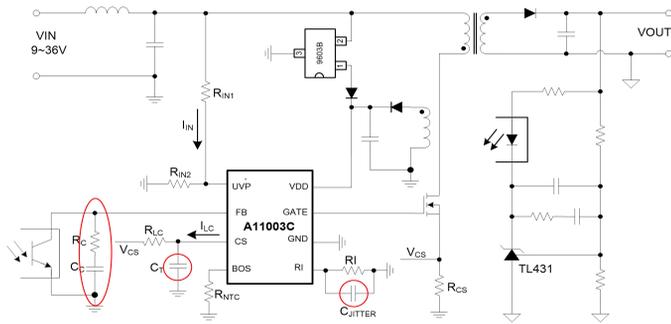
- DC-DC 隔离变换器

功能描述

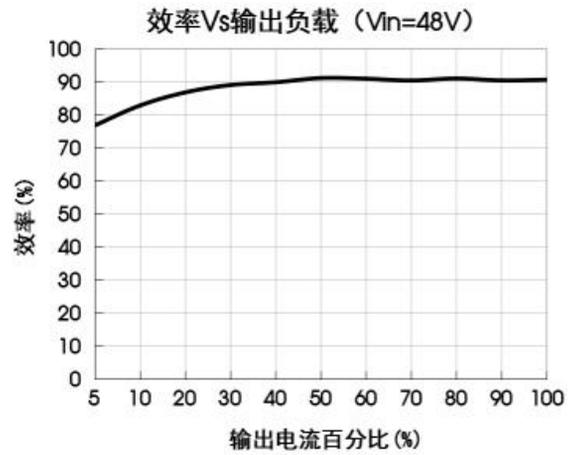
A11003C 是一款高度集成的电流型 PWM 控制器，适用于隔离 DC-DC 变换器。A11003C 有一个功能复用引脚 BOS，它可以外接热敏电阻 NTC 实现过温保护功能，也可以实现同步整流信号传输功能（结合副边同步整流芯片应用），但根据用户需求两个功能只能二选一。在 A11003C 内部，芯片工作频率是经过修调的，具有很高的精度，并且可通过外接不同电阻改变其最大工作频率。在轻载时，芯片的工作频率会随着负载的减小而降低，从而可使变换器在整个负载范围都维持高效率。在接近空载时，芯片还会进入间歇模式，极大地减小了待机功耗。

此外，在 A11003C 内部还集成了一系列保护功能，以提高系统的可靠性，包括：VDD 欠压锁定（UVLO）、VDD 过压保护（OVP）、开环/输出短路/过载保护（OLP）、CS 引脚悬空保护、输入欠压保护。

典型应用电路



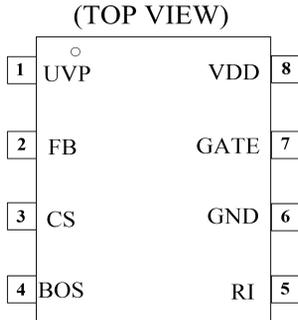
曲线功能



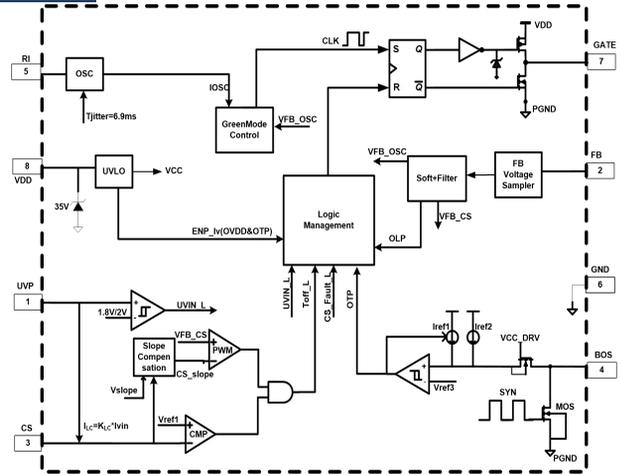
目录

特点.....	1	推荐工作参数.....	4
封装.....	1	电学特性.....	4
应用范围.....	1	典型曲线.....	5
功能描述.....	1	参数测量信息.....	6
典型应用电路.....	2	功能应用.....	6
功能曲线.....	2	芯片概述.....	7
引脚封装.....	3	应用电路.....	10
内部框图.....	3	电源使用建议.....	14
引脚描述.....	3	订购、封装及包装.....	15
极限额定值.....	3		

引脚封装



内部框图



引脚描述

编号	名称	I/O	描述
1	UVP	I	输入电压检测引脚，直流输入电压接分压电阻到 UVP 引脚（电阻比例可调节输入欠压点）
2	FB	I	电压反馈引脚。它通过光耦形成环路反馈，与电流采样（CS）信号一起调节 PWM 信号占空比
3	CS	I	电流采样输入端口
4	BOS	I	BOS 引脚外接热敏电阻实现过温保护功能，或者外接空心变压器的一端，实现同步整流信号传输功能。两个功能二选一。
5	RI	I	通过外接到地的电阻，可设定芯片的最大工作频率。外接电阻并联电容，实现抖频，改善 EMI 性能
6	GND	P	芯片参考地
7	GATE	O	MOSFET 驱动端口
8	VDD	P	芯片电源端口

极限额定值

下列数据是在自然通风，正常工作温度范围内测得（除非另有说明）。

参数	符号	最小值	最大值	单位
偏置电源电压	V_{VDD}	--	35	V
VDD 钳位电流	I_{CLAMP}	--	10	mA
GATE 引脚电压	V_{DRV}	-0.6	35	V
电压范围	FB, CS, RI	-0.6	6	
	UVP	-0.6	6	
工作结温	T_J	-40	150	°C
		存储温度	T_{STG}	
焊接温度（10S 时间内允许芯片过回流焊的温度）		--	260	
潮湿敏感等级	MSL		MSL3	
静电放电（ESD）额定值	人体模型（HBM）	--	5000	V

	充电设备模型 (CDM)	--	1000
--	--------------	----	------

注：若超出“最大额定值”表内列出的应力值，可能会对器件造成永久损坏。长时间工作在极限额定条件下，器件的可靠性有可能会受到影响。所有电压值都是以大地(GND)为参考基准。电流是指定端子的正输入，负输出。

推荐工作参数

推荐工作条件	最小值	典型值	最大值	单位
偏置电源电压	V _{VDD}	10	18	V
VDD 旁路电容	C _{VDD}	1	20	μF
工作频率	F _{OSC}	220	500	kHz
工作环境温度	T _A	-40	125	°C

电学特性

若无特殊说明，下列参数都是在常温常压，不密封环境下测试得到的。

符号	对应参数	测试条件	最小值	典型值	最大值	单位
芯片电源提供端 (VDD 引脚)						
I _{START_UP}	VDD 启动电流	V _{VDD} =6V, 测试流入 VDD 端口的电流	240	320	400	μA
I _{VDD_OP}	芯片工作电流	V _{FB} =3V, R _I =24K	1.4	1.9	2.4	mA
I _{FAULT}	输入欠压、VDD 欠压锁定或者 VDD 过压保护时电流	BOS 悬空、VDD 启动后继续升压到 GATE 无输出脉冲, 观察流入 VDD 端口电流	240	320	400	μA
V _{UVLO_ON}	VDD 欠压锁定取消 (启动)	VDD 由低到高, BOS 引脚悬空或接地	6.6	7.1	7.6	V
V _{UVLO_OFF}	VDD 欠压锁定	VDD 由高到低	5.7	6.15	6.6	
V _{VDDOVP_ON}	VDD 过压保护触发电压	VDD 由 15V~25V, V _{FB} =3V, BOS 引脚悬空或接地	20.4	22	23.6	
V _{VDDOVP_OFF}	VDD 过压保护撤销电压	VDD 由 25V~10V, V _{FB} =3V, BOS 引脚悬空或接地	14.5	15.6	16.7	
V _{VDDOVP_HYS}	VDD 过压保护回差电压		--	6.4	--	
V _{CLAMP}	VDD 钳位电压	VDD 吸收电流突然增加	31.5	35	38.5	
输入电压检测引脚 (UVP 引脚)						
V _{UVP_OFF}	UVP 引脚输入欠压保护电压	R _{IN1} =500K, R _{IN2} =100K, R _I =24K, V _{IN} =12V~9V BOS 引脚悬空或接地	1.71	1.8	1.89	V
V _{UVP_ON}	UVP 引脚输入欠压撤销电压	R _{IN1} =500K, R _{IN2} =100K, R _I =24K, V _{IN} =9V~14V BOS 引脚悬空或接地	1.9	2	2.1	
V _{UVP_HYS}	UVP 引脚输入欠压回差电压		--	0.2	--	
V _{UVP_CLAMP}	UVP 引脚钳位电压		2.23	2.4	2.57	
反馈电压输入端 (FB 引脚)						
AV_CS	PWM 输入增益	ΔV _{FB} /ΔV _{CS}	--	3.67	--	V/V
V _{FB_OPEN}	FB 开路电压		4.95	5.36	6.05	V
I _{FB_SHORT}	FB 短路电流	FB 接地时电流	1.05	1.28	1.57	mA
Z _{FB_IN}	FB 输入电阻		--	4.2	--	kΩ
V _{TH_PL}	FB 过压保护阈值		--	4.54	--	V
V _{TH_FBUVP}	进入 Burst 模式 FB 电压阈值		0.93	1.1	1.27	
V _{HYS_FBUVP}	Burst 模式 FB 电压阈值回差		--	0.1	--	
V _{TH_FR}	快速动态响应阈值		--	0.7	--	

A11003C

电流检测输入端 (CS 引脚)						
V_{CST_MAX}	最大限制电流阈值		0.76	0.8	0.84	V
过温保护或同步整流传输引脚 (BOS 引脚)						
I_{BOS}	BOS 引脚输出电流	BOS 引脚接 40k 电阻到地, $R_I=24K$	73.8	81.8	90.2	μA
$V_{TH_OTP_ON}$	过温保护触发阈值	BOS 引脚电压从 1.7V~2.1V	1.8	1.9	2.0	V
$V_{TH_OTP_OFF}$	过温保护撤销阈值	BOS 引脚电压从 1.8V~2.2V	1.9	2.0	2.1	
T_{pulse_BOS}	BOS 引脚窄脉冲输出	BOS 引脚接 10K 电阻到 VDD	10	50	90	ns
振荡器部分 (RI 引脚)						
F_{OSC}	振荡器频率	$R_I=24K, V_{FB}=3V$	272	287	302	kHz
F_{JITTER}	RI 引脚抖动频率	$R_I=24K, C_I=2nF$	--	145	--	Hz
$\Delta F/F_{OSC}$	频率抖动范围		-6	--	6	%
ΔF_{TEMP}	频率的温度稳定性	-40°C ~ 125°C	--	± 2	--	
ΔF_{VDD}	频率随 VDD 的变化	$V_{VDD}=7\sim 16V$	--	± 2	--	
D_{MAX}	最大占空比	CS 接地、 $V_{FB}=4.5V$	75	79	83	
R_{RI_RANGE}	RI 变化范围		14	24	31	k Ω
V_{RI_OPEN}	RI 开路电压		1.9	2	2.1	V
F_{BM}	间歇模式的工作频率	$V_{FB}=1.27V, R_I=24K$	--	120	--	kHz
驱动端 (GATE 引脚)						
V_{GCL}	GATE 钳位电压	$V_{VDD}=18V, C_{GATE}=1nF$	--	15	--	V
T_R	输出上升时间	$C_{GATE}=1nF$	--	50	--	ns
T_F	输出下降时间	$C_{GATE}=1nF$	--	35	--	
时间参数 (TIMING)						
T_{D_OVP}	VDD 过压保护延迟时间		--	100	--	μs
T_{D_UVIN}	输入欠压保护延迟时间		--	70	--	
T_{D_OPP}	CS 悬空保护延迟时间	$CS=2V, T_{sw}$ 开关周期时间	--	$2 \cdot T_{sw}$	--	
T_{D_PL}	过功率保护延迟时间	$R_I=24K$ (以 $F_{OSC}=287kHz$ 来计算) $T_{osc}=1/F_{OSC}$	--	$35.68(10240 \cdot T_{osc})$	--	ms
T_{SLEEP}	过功率保护\开环保护\FB 引脚过压保护休息时间	$R_I=24K$ (以 $F_{OSC}=287kHz$ 来计算) $T_{osc}=1/F_{OSC}$	--	$1.827(524288 \cdot T_{osc})$	--	

典型曲线

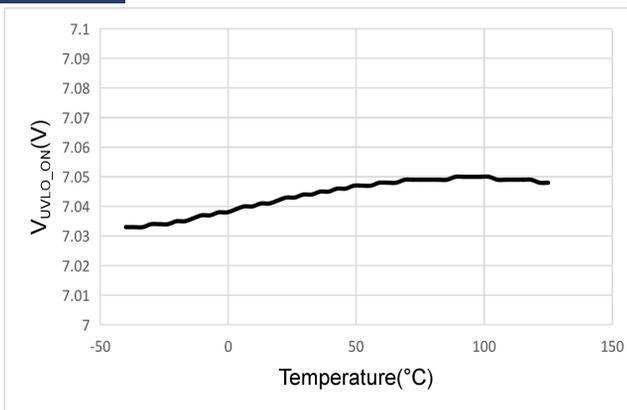


图 1 VDD 欠压锁定撤销电压 (启动) VS 温度

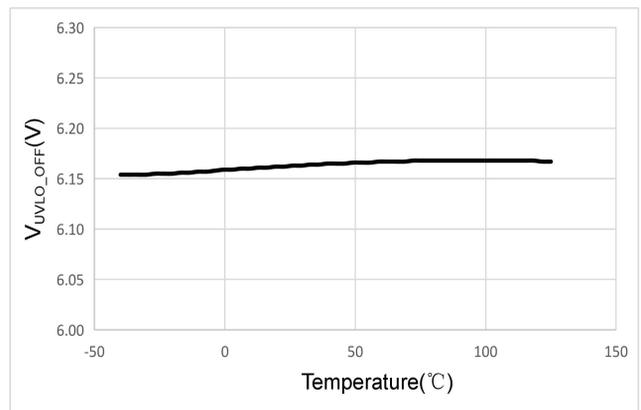


图 2 VDD 欠压锁定 VS 温度

A11003C

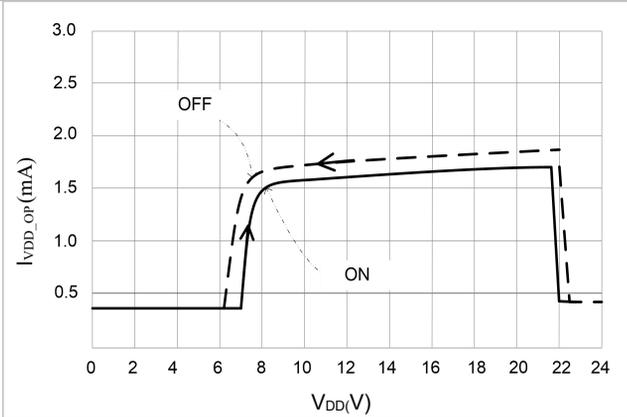


图 3 芯片工作电流 VS VDD 电压

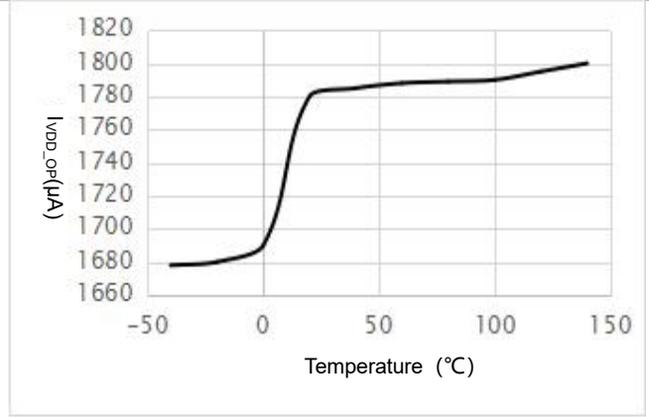


图 4 芯片工作电流 VS 温度

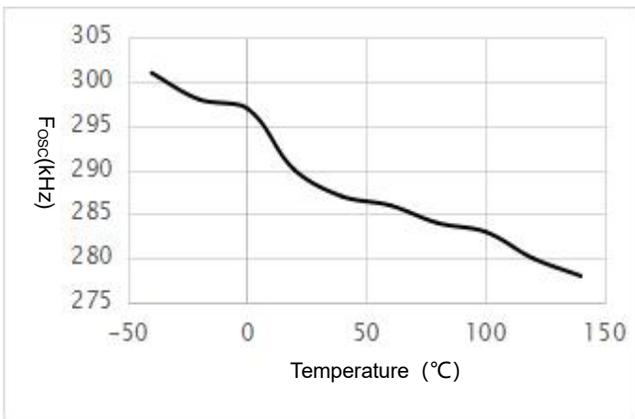


图 5 工作频率 VS 温度

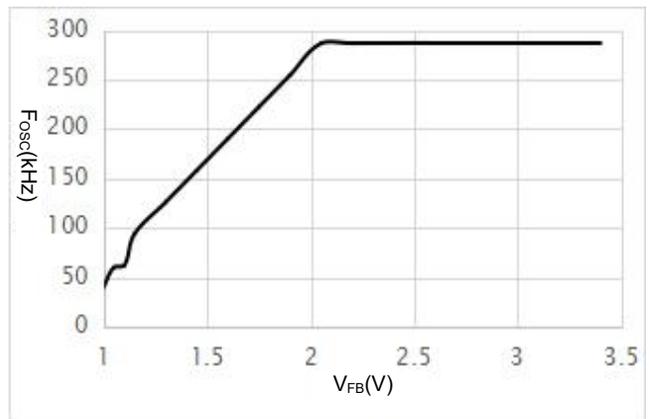


图 6 工作频率 VS V_{FB} 电压

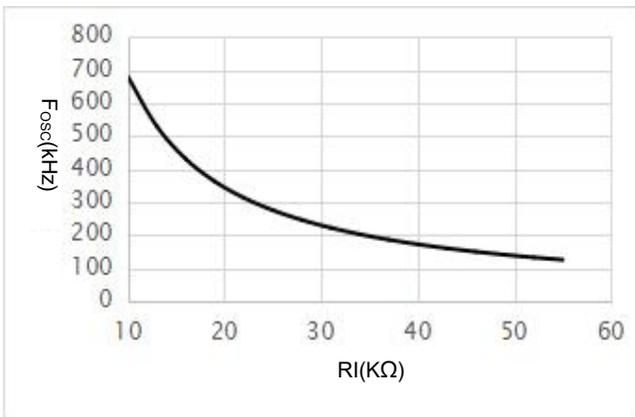


图 7 工作频率 VS R_I 脚电阻

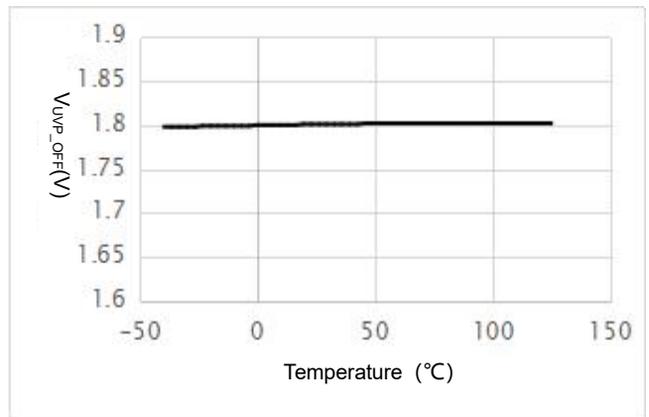


图 8 UVP 引脚输入欠压保护电压 VS 温度

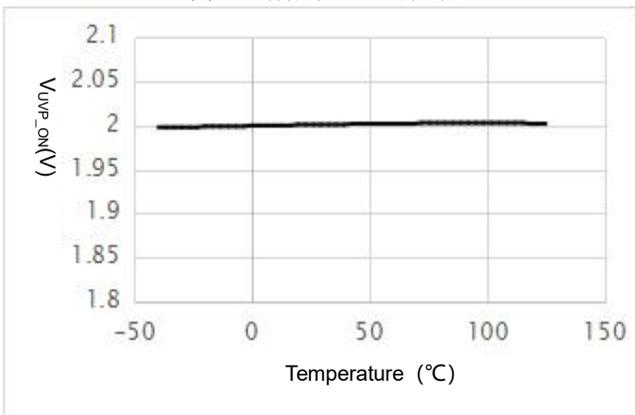


图 9 UVP 引脚输入欠压保护撤销电压 VS 温度

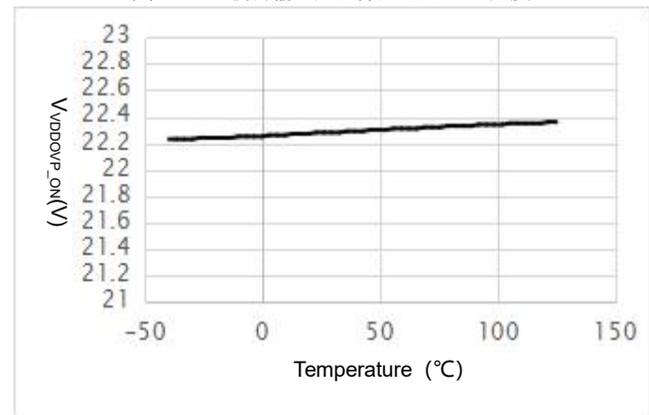


图 10 VDD 过压保护电压 (满载) VS 温度

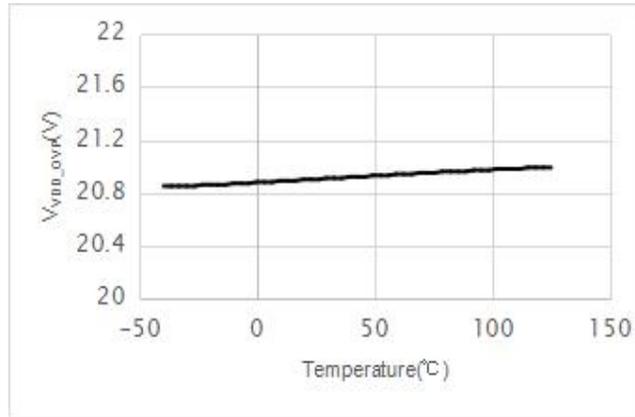


图 11 VDD过压保护电压（空载） VS 温度

注：若无特殊说明，典型特性曲线都是在 $V_{DD}=12V$, $R_I=24k\Omega$, 常温常压下得到。

参数测试电路

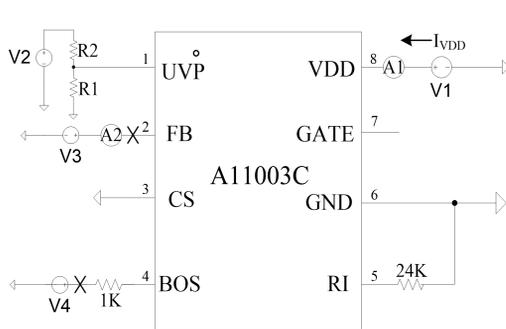


图 12 功能曲线测试电路原理图

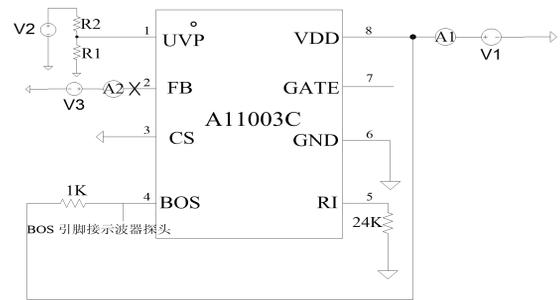
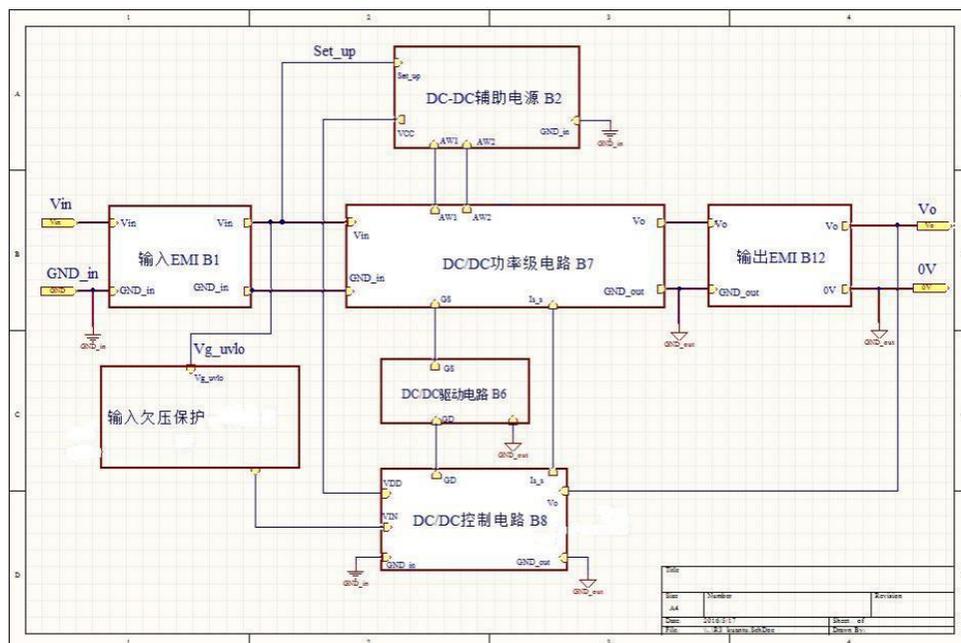


图 13 BOS 引脚测窄脉冲测试原理图

功能应用



芯片可应用于反激拓扑变换器，功能框图见左侧图示，该电路的工作原理是在 MOS 管开通时，向变压器中储存能量，MOS 管关断时，变压器

A11003C

向输出电容释放能量。整个能量传递过程是先储存再释放的过程。在输出端使用合适的 Pi 型滤波器将方波脉冲平滑成纹波较小的直流电压输出，其值等于方波脉冲的平均值。

在电路的输出端，取样电阻对输出电压进行电压取样，然后把取样电压 V_{fb} 送至误差比较器 EA 处与比较器正向输入端的电压基准相比较，被放大的误差电压 V_{ea} 通过光耦被输入到 IC 的 FB 端，与另一端(同相输入端)的电流检测信号(锯齿波信号)比较，从而控制调节占空比，然后经过图腾柱输出方波驱动 MOS 管的导通和关断，实现输出电压的稳定。

芯片概述

A11003C 是一款高度集成的电流型 PWM 控制器，适用于离线式 DC-DC 隔离变换器。其最大的三个特点：一是轻负载时随着负载的减小而模拟降频，提高轻载效率，接近空载时工作在间歇模式，降低待机功耗；二是保护功能高度集成，外围器件少，减小了 PCB 的面积，同时保证了一致的可靠性。三是有一个功能复用引脚 BOS，它可以外接热敏电阻 NTC 实现过温保护功能，也可以实现同步整流信号传输功能（结合副边同步整流芯片应用）但根据用户需求两个功能只能二选一。

若无特殊说明，下面出现的数值皆为常温常压下， $V_{DD}=12V$ ， $R_I=24k\Omega$ 测试的典型值。

振荡器频率

芯片的最大工作频率（振荡器频率） F_{MAX} 可由 R_I 引脚外接电阻进行设定，频率设定满足下式：

$$F_{MAX}(kHz) = \frac{6890}{R_I(k\Omega)} \quad (1)$$

芯片建议的工作频率是 220kHz 至 500kHz 之间（详见推荐工作参数）。频率设定太小， R_I 电阻大， R_I 引脚容易受干扰，同时最小频率也会小于 22kHz，极轻载时可能出现声音；频率设定太大，芯片的功耗变大，频率的精度也会变差。

R_I 引脚外接电阻同时并联一个电容到地时，可实现抖频，从而实现降低 EMI。

抖频范围在 R_I 引脚外接电阻设定最大频率的 $\pm 3\%$ ，抖频周期 6.9ms。

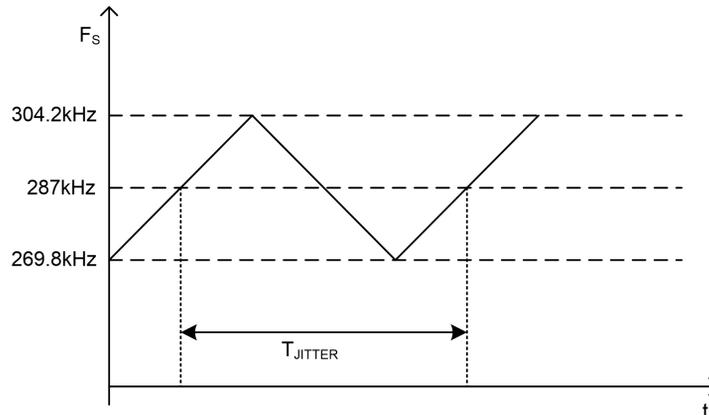


图 14 抖频示意图

内置软启动

采用内置软启动，通过控制 V_{FB} 电压的逐渐上升来实现软启动，可改善开机过冲的问题。软启动结束后， V_{FB} 是不受软启动电路限制。在第一次启动和保护结束后的重新启动都能有效进行初始化，保证上电启机和保护撤销后的重启都能有软启动。

智能调频绿色模式

A11003C 能够通过检测 FB 端口电压 V_{FB} 来调节振荡器的频率，即调节芯片输出信号 GATE 的频率。当 $2V < V_{FB} < 3.7V$ 时，芯片处于 PWM 工作模式，只调节 CS 引脚的峰值电压，频率最大且不变；当 $1.1V < V_{FB} < 2V$ 时，芯片进入 PWM+PFM 模式，既调节 CS 峰值电压又调节芯片工作频率，随着负载减小，频率逐渐降低；当 V_{FB} 小于 1.1 时，芯片进入 BURST 模式，GATE 停止输出。工作模式随 V_{FB} 变化的曲线如例图 15 所示。

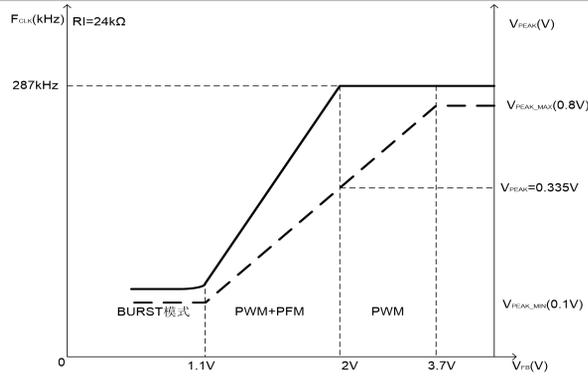


图 15 智能调频绿色模式

间歇工作模式

除了智能调频外，A11003C 内部还设计了间歇模式，当 V_{FB} 下降到 1.1V 时，芯片进入间歇工作模式，又称跳频模式。芯片进入间歇工作模式后，芯片关断 GATE 输出，由于负载耗电使得输出电压下降，从而光耦电流减小， V_{FB} 又开始上升，当 V_{FB} 的电压再次上升到 1.2V 时，GATE 开始输出脉冲，为了不出现声音，最小频率应大于 22kHz；GATE 输出驱动信号后，电源的输出电压开始回升， V_{FB} 若再次低于 1.1V，则又再次进入间歇工作模式，形成循环（见图 15）。

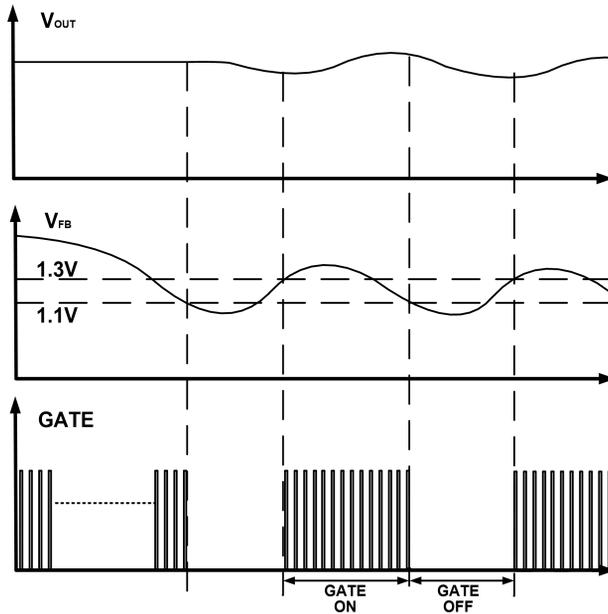


图 16 间歇 BURST 模式工作相关波形

内置斜坡补偿

采用两段补偿机制，当占空比为 40%~61%时，斜坡斜率为 114mV/μs；当占空比为 61%~79%时，斜坡斜率为 213mV/μs。此处分段设计避免斜坡补偿对带载能力的影响。上述斜率是 R_I 引脚外接电阻为 24kΩ 下测得的典型值。

输入欠压保护

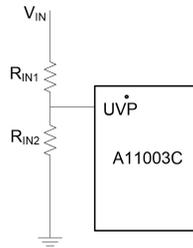


图 17 输入欠压外围电路框图

当 $V_{IN} \cdot \frac{R_{IN2}}{R_{IN1} + R_{IN2}} < 1.8V$ 时, 进入输入欠压保护;

当 $V_{IN} \cdot \frac{R_{IN2}}{R_{IN1} + R_{IN2}} > 2V$ 时, 撤销输入欠压保护。

BOS 实现过温保护

A11003C 的 BOS 引脚通过外接一个热敏电阻 NTC 电阻到地。

过温保护触发和撤销条件:

$$\frac{V_{ref_2V}}{R_I} \times K \times (R_{NTC_ON} + R_1) \leq V_{ref_1p9V}$$

$$\frac{V_{ref_2V}}{R_I} \times K \times (R_{NTC_OFF} + R_1) \geq V_{ref_2V}$$

其中, R_I 为 RI 引脚外接电阻, R_1 为与 NTC 串联电阻, $K=8/8$ 。

同步整流信号传输

A11003C 的 BOS 引脚外接一个空心变压器时, 可实现另外一个同步整流功能, 空心变压器原边的一个端口接 VDD, 另一个端口接芯片的 BOS 端口。

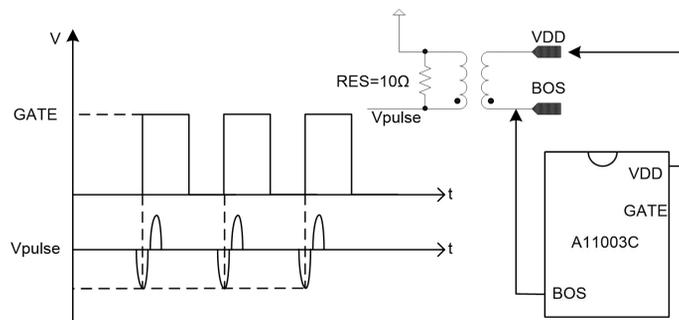


图 18 BOS 引脚外接空心变压器实现传输同步整流信号 Vpulse 功能示意图

FB 引脚过压保护

当 FB 端口的电压 V_{FB} 大于 4.5V 的连续时间超过 T_{D_PL} (详见电学特性, 即 $24576T_{OSC}$), 则认为 FB 引脚过压, 立刻强制关断 GATE, 进入 FB 引脚过压保护休息状态; 若在累计时间达到 T_{D_PL} 前, 出现 V_{FB} 小于 4.5V, 则不会触发 FB 引脚过压保护; FB 引脚过压保护休息状态的持续时间为 T_{SLEEP} (详见电学特性, 即 $2^{18}T_{OSC}$), 达到 T_{SLEEP} 后撤销 FB 引脚过压保护, 并撤销对 GATE 的强制关断作用, 同时软启动复位把 FB 引脚电压拉低, 若此时不存在其它保护, 则芯片将重新软启动。

过功率保护 (OPP) / 输出短路保护 (OSP) / 开环保护 (OLP) 都可通过 FB 过压保护来实现, 因为过功率、输出短路、开环都会导致 FB 引脚电压上升到 4.5V 以上。

下图是输出短路时 FB 引脚电压与 GATE 信号的时序图。T1 时段为软启动过程, V_{FB} 跟随芯片内部软启动电压 V_{SOFT} ; T2 时段为 FB 引脚过压保护延迟时间, GATE 没被强制关断; T3 时段为 FB 引脚过压保护休息时间; 在 T3 结束后, 进入软启动复位过程, 之后再重新软启动。芯片启动或重启后会经过前四个内部时钟周期的计数后, GATE 才开始打出脉冲, T4 就是表示这四个内部时钟周期, 也可以称为初始屏蔽时间。若输出一直短路, 上述过程会周期性地反复。

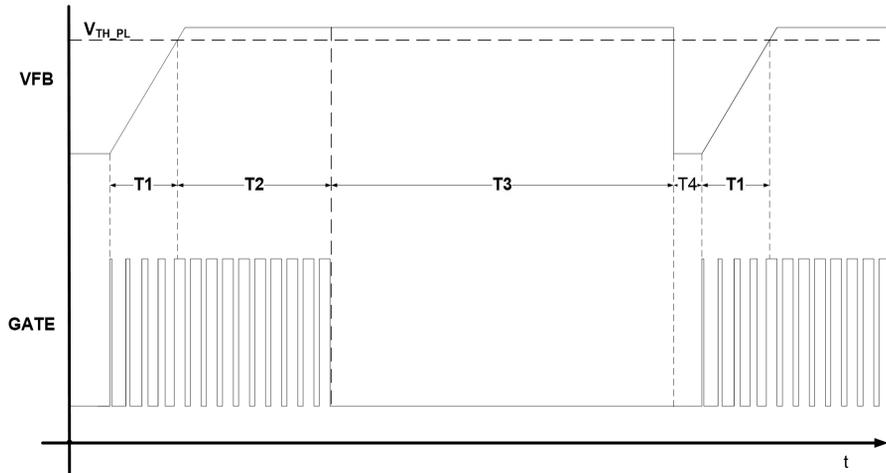


图 19 输出短路时 V_{FB} 与 GATE 的时序图

VDD 引脚过压保护

若 VDD 端口的电压超过 22V (过压保护点随负载而改变, 轻载最小到 20V, 满载最大到 23.6V), 并持续 $100\mu s$, 则芯片进入 VDD 引脚过压保护状态, GATE 无信号输出; 只有当 VDD 引脚电压小于 15.6V 时, 芯片才会撤销 VDD 引脚过压保护信号, 软启动复位, 复位结束后开始软启过程, GATE 恢复正常输出。

应用电路

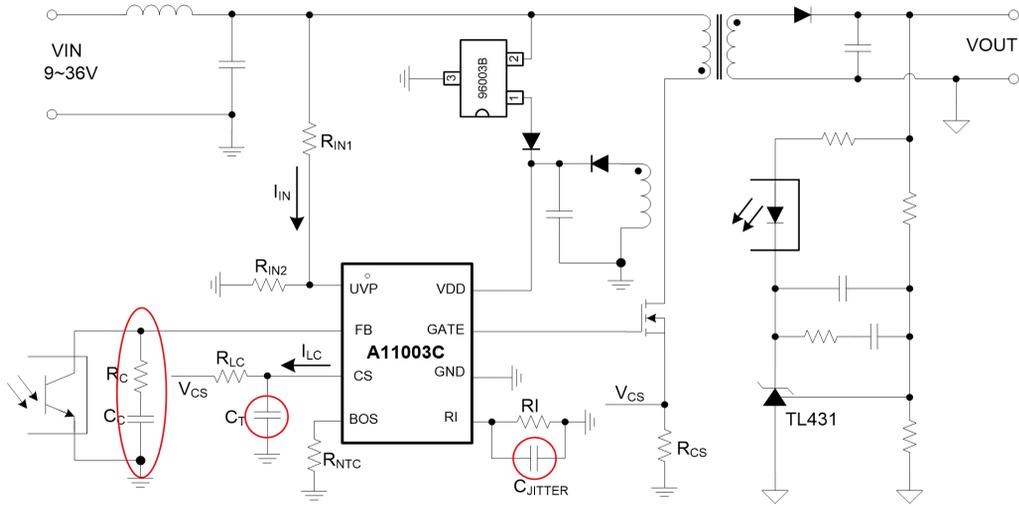


图 20 典型应用电路 1, BOS 引脚外接一个热敏电阻 NTC 实现过温保护功能, 红色圈部分器件可选

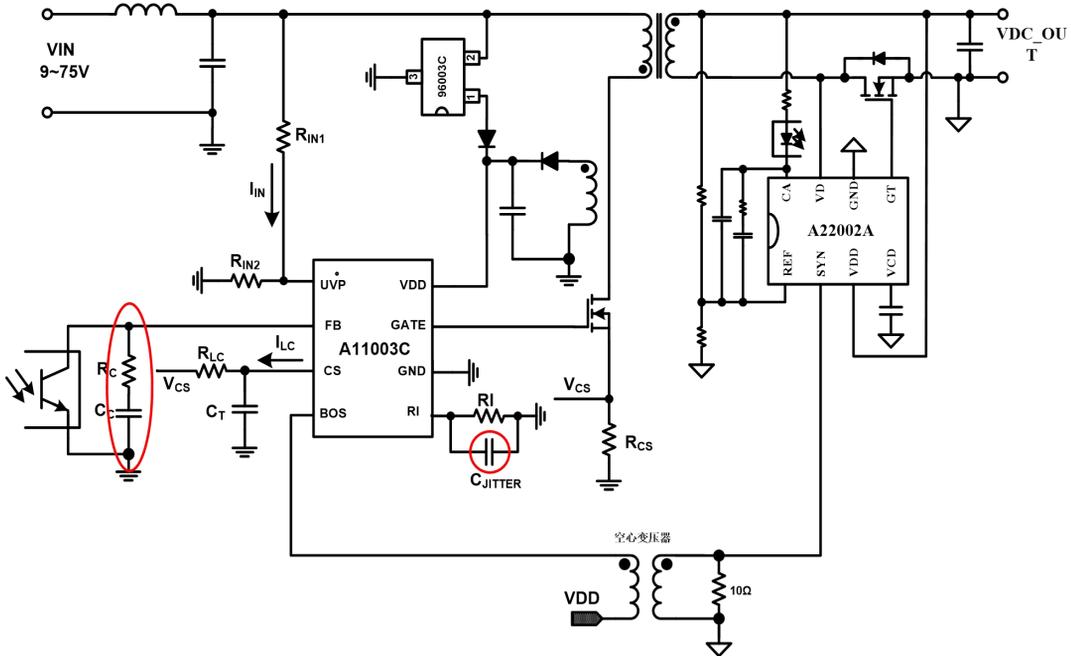


图 21 典型应用电路 2, BOS 引脚外接空心变压器结合副边同步整流芯片实现同步整流信号传输功能, 红色圈部分器件可选

电源使用建议

- 1、VDD 引脚旁路电容，建议 10 μ F 以上，以保证 VDD 供电正常。
- 2、BOS 引脚布线时，尽量短且直，远离敏感信号。
- 3、为保证过温保护检测准确，可增加 BOS 脚对地滤波电容。
- 4、UVP 外接分压电阻建议阻值取大，推荐流入 UVP 电流为 10-100 μ A。

订购信息

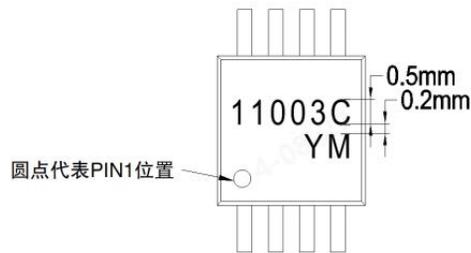
产品型号	封装	引脚数	丝印	卷带包装
A11003CMA	MSOP	8	11003C YM	4000/盘
A11003CFA	DFN3X3_8L	8	11003C YM	6100/盘

产品型号与丝印说明

A11003XYZ:

- (1) A11003, 产品代码。
- (2) X = A-Z, 版本代码。
- (3) Y = S, M, F, 封装代码: S: SOP 封装; M: MSOP 封装; F: DFN 封装。
- (4) Z = C, I, A, M, 温度等级代码; C: 0 $^{\circ}$ C-70 $^{\circ}$ C, I: -40 $^{\circ}$ C-85 $^{\circ}$ C, A: -40 $^{\circ}$ C-125 $^{\circ}$ C, M: -55 $^{\circ}$ C-125 $^{\circ}$ C。
- (5) YM: 产品溯源代码; Y 产品生产年份代码, M 产品生产月份代码。

丝印信息

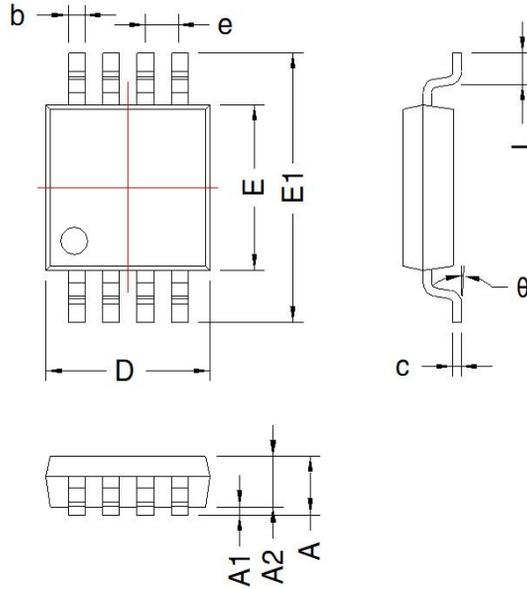


注:

- 1、字体: Arial;
- 2、字符尺寸: 高度0.5mm, 字符间距0.1mm, 行间距0.2mm。

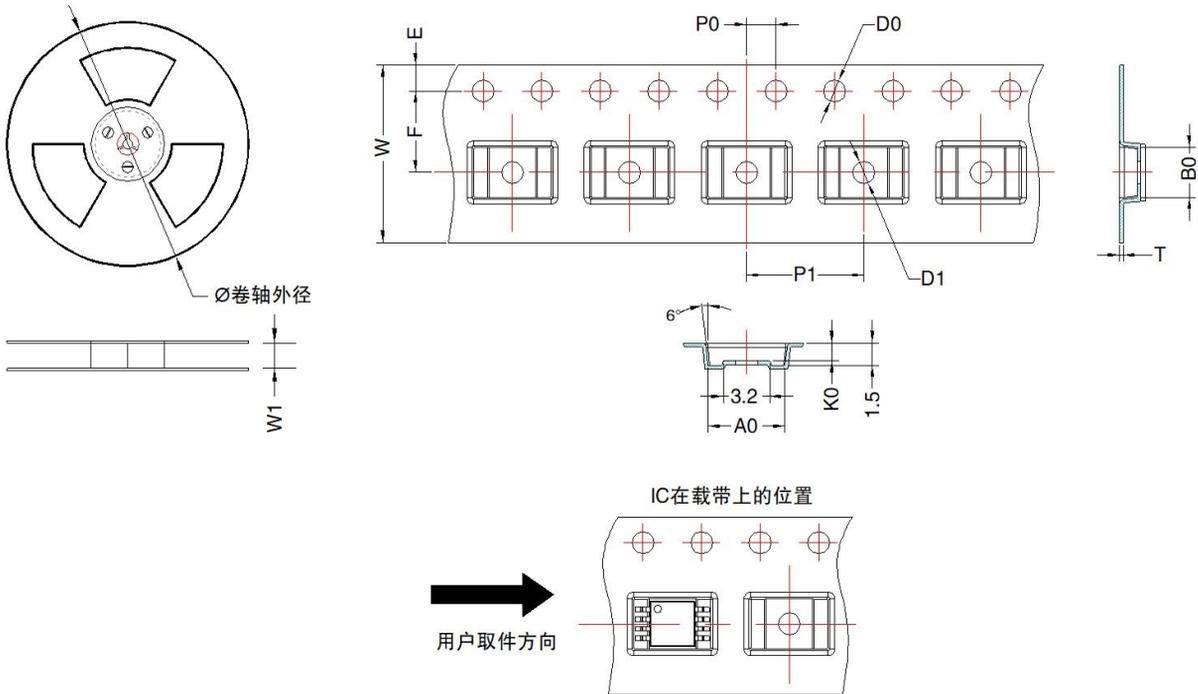
封装信息

第三角投影



MSOP-8				
标识	尺寸(mm)		尺寸(inch)	
	Min	Max	Min	Max
A	0.82	1.10	0.032	0.043
A1	0.02	0.15	0.001	0.006
A2	0.75	0.95	0.03	0.037
D	2.90	3.10	0.114	0.122
E	2.90	3.10	0.114	0.122
E1	4.75	5.05	0.187	0.199
L	0.40	0.80	0.016	0.031
b	0.25	0.38	0.010	0.015
e	0.65TYP		0.026TYP	
c	0.09	0.23	0.004	0.009
θ	0°	6°	0°	6°

包装信息



器件型号	封装类型	MPQ	卷轴外径 (mm)	卷轴宽度 W1(mm)	A0 (mm)	B0 (mm)	K0 (mm)	T (mm)	W (mm)	E (mm)	F (mm)	P1 (mm)	P0 (mm)	D0 (mm)	D1 (mm)
A11003CMA	MSOP-8	4000	330.0	12.4	5.2 ± 0.1	3.3 ± 0.1	1.2 ± 0.1	0.25 ± 0.05	12.0 ± 0.3	1.75 ± 0.1	5.5 ± 0.1	8 ± 0.1	4 ± 0.1	1.5 ± 0.1	1.5 ± 0.1

注：最小起订量为最小包装量，订单量需为 MPQ 的整数倍。